

Reti Logiche (A.A. 2007/2008)
Corso di Ingegneria Elettronica/Gestionale
Facoltà di Ingegneria – Univ. Udine
- Nicola Bombieri -

Programma

Il corso viene svolto in 36 ore di lezione e 10 ore di laboratorio. Le attività pratiche vengono svolte utilizzando le attrezzature hardware e software presenti nei laboratori didattici del Dipartimento.

- Codifica dell'informazione.
 - o Dall'informazione analogica a quella digitale.
 - o I sistemi numerici posizionali.
 - o La codifica alfanumerica.
 - o La codifica dei numeri relativi.
- Funzioni Booleane.
 - o Algebra di commutazione.
 - o Forme canoniche (mintermini e maxtermini).
 - o Operatori universali.
- Aritmetica.
 - o La codifica dei numeri in virgola mobile (IEEE 754).
 - o Le operazioni tra numeri in virgola mobile.
 - o I sommatore ripple-carry e carry-lookahead.
 - o Moltiplicatori combinatori.
 - o La struttura di una ALU.
- Progettazione digitale: i circuiti combinatori.
 - o Le porte logiche elementari.
 - o Componenti logici combinatori.
 - o Minimizzazione di funzioni mediante Mappe di Karnaugh.
 - o Algoritmo di Quine-McCluskey.
 - o Cenni di minimizzazione a più livelli.
 - o Mapping tecnologico.
- Circuiti sequenziali.
 - o Definizione.
 - o Elementi di memoria.
 - o Macchine a stati finiti.
 - o Modellazione di circuiti sequenziali mediante FSM.
 - o Minimizzazione degli stati di una FSM.
 - o Cenni all'assegnamento delle codifiche degli stati.
- Circuiti sequenziali con unità di elaborazione.
 - o Limiti del modello FSM.
 - o Il modello FSMD.
 - o La progettazione di una unità di elaborazione.
 - o Interazione unità di controllo/unità di elaborazione.